

Emilio Isaac Baungarten Leon

Semblanza

Nacido en Guadalajara, Jalisco, el 24 de marzo de 1997, Emilio Baungarten se formó en el seno de una familia sencilla. Esto le inculcó el valor del aprendizaje y el siempre buscar superarse como profesional, lo que le llevó a empezar su carrera como Ingeniero en Electrónica Biomédica dentro de la Universidad Autónoma de Guadalajara (UAG).

Graduado en 2019 con el proyecto “Metodología para la extracción de modelos tridimensionales basada en estudios de angiografía”, desarrollado en colaboración con el Hospital Civil de Guadalajara. A partir de este trabajo se generó un nuevo método para la recreación de arterias coronarias del corazón mediante modelos 3D, los cuales fueron utilizados por pasantes de medicina del área de cardiología intervencionista, contribuyendo a mejorar su preparación académica y práctica clínica.

Su participación, y primer lugar, en el Concurso de Diseño de Sistemas Digitales del Segundo Coloquio en Electrónica Analógica y Digital (COLEAD) 2019, le permitió acceder a la Maestría en Ciencias en Ingeniería Eléctrica, esto dentro del Centro de Investigación y de Estudios Avanzados del Instituto Politécnico Nacional (CINVESTAV), grado que obtuvo en 2021.

A lo largo de sus estudios de la maestría, desarrolló la tesis titulada “Acelerador FFT en FPGA Orientado al Procesamiento SAR Aerotransportado”, en la cual se diseñó e implementó el acelerador en hardware para el procesamiento de imágenes de apertura sintética de radar (SAR). Este sistema alcanzó una capacidad de procesamiento de 63.015 gigabytes por segundo, lo que permitió procesar ondas electromagnéticas y generar imágenes satelitales en tiempo real. La investigación se realizó en colaboración con el Centro Aeroespacial Alemán (DLR).

Debido a su desempeño académico en la realización de su maestría y a su interés por la investigación, el comité evaluador del Centro de Investigación y de Estudios Avanzados del Instituto Politécnico Nacional (CINVESTAV) le otorgó el acceso al estudio de su doctorado en Ciencias en Ingeniería Eléctrica, a su vez comenzó su carrera como docente en la Universidad Autónoma de Guadalajara (UAG).

Durante sus estudios doctorales, ha centrado su investigación en el trabajo titulado “Methodology for SoC Implementation from RTL to GDSII, toward Custom ASICs”, en el que se analizan y desarrollan distintas metodologías para el diseño de circuitos integrados empleando herramientas de acceso abierto. Esta investigación, realizada en colaboración con el área investigación de Intel (Intel Labs). A partir de la definición de su proyecto doctoral a la fecha sus investigaciones han tenido como propósito impulsar y ampliar el conocimiento de diseño de semiconductores en México y, de manera más amplia, en América Latina.

A lo largo del año pasado y el presente, ha consolidado su trayectoria como joven investigador mediante la publicación de diversos artículos en revistas científicas indexadas

de alto impacto, entre ellas *IEEE Access*, *Electronics* e *IEEE Embedded Systems Letters*. Entre sus aportaciones más relevantes destacan los trabajos titulados: “*Towards on-board SAR Processing with FPGA Accelerators and a PCIe Interface*”, “*Vector Accelerator Unit for Caravel*”, “*The Genesis of AI by AI Integrated Circuit: Where AI Creates AI*”, “*Design and Test of Offset Quadrature Phase-Shift Keying Modulator with GF180MCU Open Source Process Design Kit*” y “*Macro Memory Cell Generator for SKY130 PDK*”. Asimismo, es autor de dos libros y una solicitud de patente que reflejan su compromiso con la formación académica y el avance de la microelectrónica: “*Diseño de Microprocesadores y Aplicaciones de Hardware-Software: Impulsando la Innovación Tecnológica*” (CINVESTAV, 2024, ISBN 978-607-9023-82-9) y “*Integrated Circuit Design: Tape-out Process with Open-source Tools*” (Springer Nature, 2025, ISBN 978-3-031-92107-0). Patente “Método Adaptativo De Creación De Compiladores De Memorias A Nivel Layout Para Tecnologías Multipropósito Utilizando Celdas Estándar.” con folio MX/E/2025/023904.

Además de sus publicaciones en revistas científicas, ha participado en nueve congresos internacionales, donde presentó trabajos en las áreas de diseño de circuitos integrados y sistemas digitales, contribuyendo a proyectar y posicionar el nombre de Jalisco y de México en el ámbito académico y tecnológico. De su participación y aportes hay evidencias en los sitios

<https://orcid.org/0000-0001-6243-219X>

<https://scholar.google.com/citations?user=Hlfj4JgAAAAJ&hl=en>.

Por lo anterior y su trayectoria como docente se autorizó su nombramiento como Investigador Certificado en el Sistema de Normalización de la Investigación en la Universidad Autónoma de Guadalajara reconociendo la calidad y esfuerzos del trabajo realizado.

Desde julio de 2025 se desempeña en el área de investigación de Intel Tecnología de México, donde trabaja en diseños de vanguardia en semiconductores. De manera paralela, continúa con su labor docente en la Universidad Autónoma de Guadalajara (UAG) y en el Tecnológico Nacional de México (TecNM), complementando su actividad académica con proyectos de investigación en colaboración con el Centro de Investigación y de Estudios Avanzados del Instituto Politécnico Nacional (CINVESTAV). Entre estos destacan iniciativas estatales como el “*Programa de Alta Especialización de Perfiles en Inteligencia Artificial*” y el “*Programa de Profesionalización de Perfiles en Diseño y Verificación de Circuitos Integrados Digitales*” impulsados por COECyTJAL, así como el “*Programa de Profesionalización en Diseño de Circuitos Integrados Digitales*” desarrollado con COCYTEN. A nivel nacional participa en el proyecto “*ChipEDU: Plataforma para el Diseño de Circuitos Integrados y Desarrollo de Infraestructura Educativa en Beneficio de la Sociedad*” y “*Sistema Hidropónico Inteligente de Bajo Costo para Agricultura Sostenible: Automatización y Monitoreo Remoto*” financiado por SECIHTI, y en el ámbito internacional colabora en la creación del Centro de Tecnologías Avanzadas en Semiconductores (C-TASC) en Panamá.